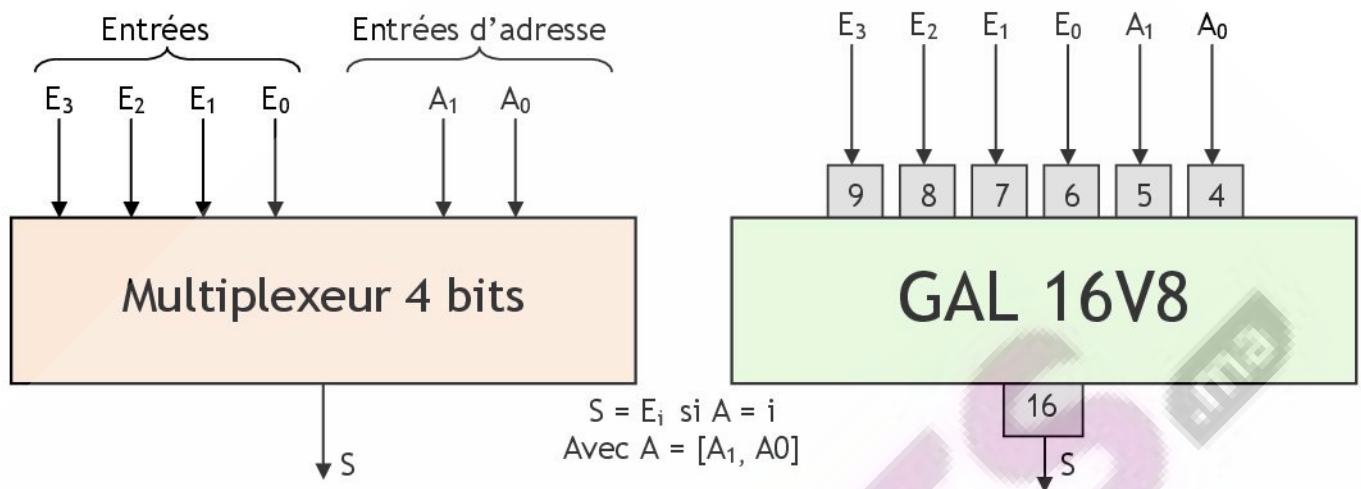


Page	Traiter	Parking Automatique	PROGRAMMATION DES PLD	Lycée.T
2 / 9	TD n°9	Classe : 2STE	Prof : MAHBAB	Mohammedia

2- Multiplexeur 4 bits :



Description par équations :

A- Solution 1 :

DECLARATIONS

A_1, A_0 pin 5, 4;

// PLD à programmer
// Variables d'entrée
// Variables d'entrée
// Variables de sortie

EQUATIONS

TEST_VECTORS

[0, 0, 0, 0, 0, 0] ->
[0, 0, 0, 1, 0, 0] ->
[0, 0, 0, 0, 0, 1] ->
[0, 0, 1, 0, 0, 1] ->
[0, 0, 0, 0, 1, 0] ->
[0, 1, 0, 0, 1, 0] ->
[0, 0, 0, 0, 1, 1] ->
[1, 0, 0, 0, 1, 1] ->

END Multiplexeur.

B- Solution 2 :

MODULE Multiplexeur

TITLE 'Multiplexeur 4 bits'

DECLARATIONS

Multiplexeur **device** 'P16V8'; // PLD à programmer
 $E_3, E_2, E_1, E_0, A_1, A_0$ pin 9, 8, 7, 6, 5, 4; // Variables d'entrée
..... // Définition du bus A
..... // Définition du bus E
 S pin 16 istype 'com, buffer'; // Variables de sortie

EQUATIONS

.....
.....
.....
.....

Page	Traiter	Parking Automatique	PROGRAMMATION DES PLD	Lycée.T
3 / 9	TD n°9	Classe : 2STE	Prof : MAHBAB	Mohammedia

TEST_VECTORS

.....

.....

.....

.....

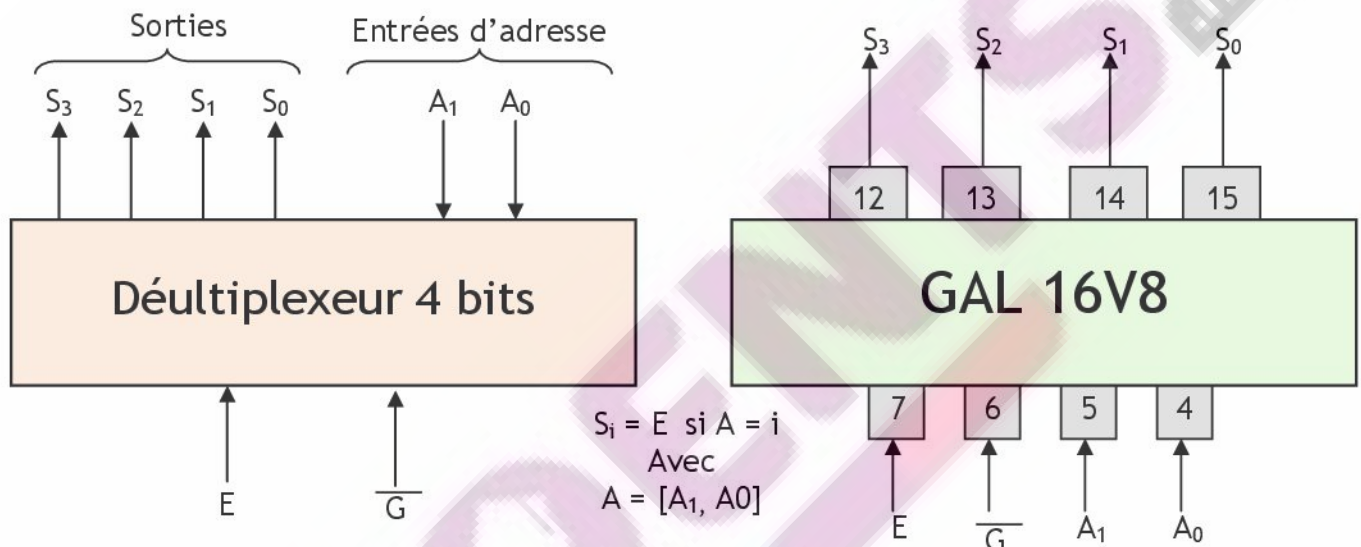
.....

.....

.....

END Multiplexeur.

3- Démultiplexeur 4 bits :



3.1- Description par équations :

A- Solution 1 :

MODULE

TITLE

DECLARATIONS

.....

.....

.....

EQUATIONS

$S_3 =$

$S_2 =$

$S_1 =$

$S_0 =$

TEST_VECTORS

.....

.....

.....

.....

.....

.....

.....

.....

END Démultiplexeur.

// PLD à programmer

// Variables d'entrée

// Variables de sortie

Page	Traiter	Parking Automatique	PROGRAMMATION DES PLD	Lycée.T
4 / 9	TD n°9	Classe : 2STE	Prof : MAHBAB	Mohammedia

B- Solution 2 :

MODULE

TITLE 'Multiplexeur 4 bits'

DECLARATIONS

```

..... // PLD à programmer
E, G, A1, A0 pin 7, 6, 5, 4; // Variables d'entrée
S3, S2, S1, S0 pin 12, 13, 14, 15 istype 'com, buffer'; // Variables de sortie
..... // Définition du bus A
..... // Définition du bus S

```

EQUATIONS

When (G == 0) & (A == 0) then S0 = E;

```

.....
.....
.....

```

TEST_VECTORS ([G, E, A] -> [S]);
 [1,.X.,.X.] -> [0];

```

.....
.....
.....
.....
.....
.....
.....

```

END Démultiplexeur.

3.2- Description par table de vérité :

MODULE Démultiplexeur

TITLE 'Démultiplexeur 4 bits'

DECLARATIONS

```

Démultiplexeur device 'P16V8'; // PLD à programmer
E, G, A1, A0 pin 7, 6, 5, 4; // Variables d'entrée
S3, S2, S1, S0 pin 12, 13, 14, 15 istype 'com, buffer'; // Variables de sortie

```

TRUTH_TABLE ([G, E, A1, A0] -> [S3, S2, S1, S0]);

```

[1,.X.,.X.,.X.] -> [0, 0, 0, 0];
[0, 0, 0, 0] -> [0, 0, 0, 0];
[0, 0, 0, 1] -> [0, 0, 0, 0];
.....
.....
.....
.....
.....

```

Autre solution

```

([G, A1, A0] -> [S3, S2, S1, S0]);
[1,.X.,.X.] -> [0, 0, 0, 0];
[0, 0, 0] -> [0, 0, 0, E];
.....
.....
.....

```

TEST_VECTORS ([G, E, A1, A0] -> [S3, S2, S1, S0]);

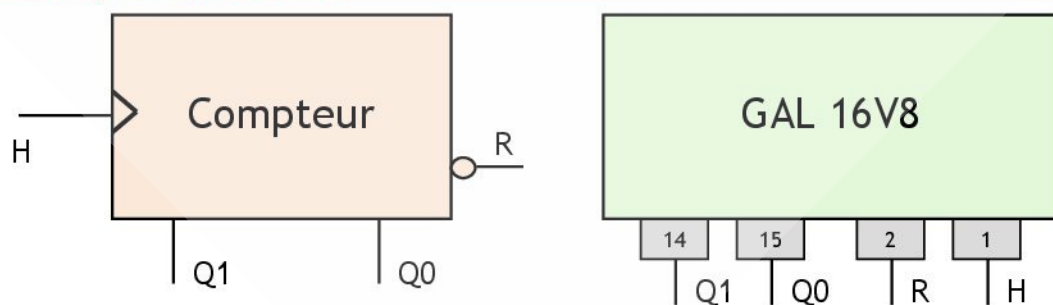
```

[1,.X.,.X.,.X.] -> [0, 0, 0, 0];
[0, X.,.X.,.X.] -> [0, 0, 0, 0];
[0, 1, 0, 0] -> [0, 0, 0, 1];
[0, 1, 0, 1] -> [0, 0, 1, 0];
[0, 1, 1, 0] -> [0, 1, 0, 0];
[0, 1, 1, 1] -> [1, 0, 0, 0];

```

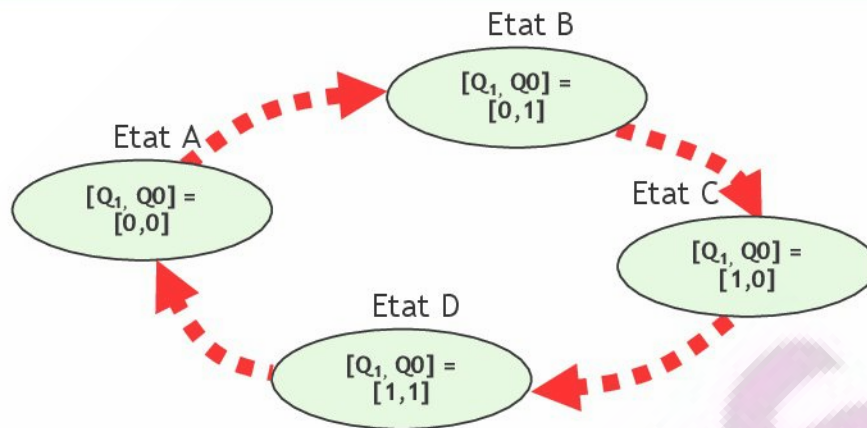
END Démultiplexeur.

Décodeur BCD/7 segments par le GAL 16V8



Page	Traiter	Parking Automatique	PROGRAMMATION DES PLD	Lycée.T
6 / 9	TD n°9	Classe : 2STE	Prof : MAHBAB	Mohammedia

5.1- Description par diagramme d'état :



MODULE Compteur

TITLE 'Compteur modulo 4'

DECLARATIONS

Compteur **device** 'P16V8' ;

// PLD à programmer

// Variables d'entrée

// Variables de sortie

EQUATIONS

[Q1, Q0].clk =

[Q1, Q0].AR =

QSTATE = [Q1, Q0] ;

A = [0, 0] ;

B = [0, 1] ;

C = [1, 0] ;

D = [1, 1] ;

STATE_DIAGRAM **QSTATE**

State A: GOTO B;

TEST_VECTORS ([R, H,] -> [Q1, Q0])

[0, .X.] -> [0, 0] ;

[1, .C.] -> [0, 1] ;

END Compteur

5.2- Description par équation :

MODULE Compteur

TITLE 'Compteur modulo 4'

DECLARATIONS

Compteur **device** 'P16V8' ;

// PLD à programmer

H, R pin 1, 2 ;

// Variables d'entrée

Q0, Q1 pin 15, 14 lstype 'reg, buffer' ;

// Variables de sortie

// Définition du bus Q

EQUATIONS

Page	Traiter	Parking Automatique	PROGRAMMATION DES PLD	Lycée.T
7 / 9	TD n°9	Classe : 2STE	Prof : MAHBAB	Mohammedia

```

TEST_VECTORS ([R, H,] -> [Q1, Q0])
               [0, .X.] -> [0, 0] ;
               [1, . C.] -> [0, 1] ;
               [1, . C.] -> [1, 0] ;
               [1, . C.] -> [1, 1] ;
               [1, . C.] -> [0, 0] ;

```

END Compteur

5.3- Description par Table de vérité :

```

MODULE Compteur
TITLE 'Compteur modulo 4'
DECLARATIONS
    Compteur device 'P16V8' ;
    H, R pin 1, 2 ;
    Q0, Q1 pin 15, 14 lstyle 'reg, buffer' ;
EQUATIONS
    .....
    .....

```

```

TRUTH_TABLE .....
              .....
              .....
              .....
              .....

```

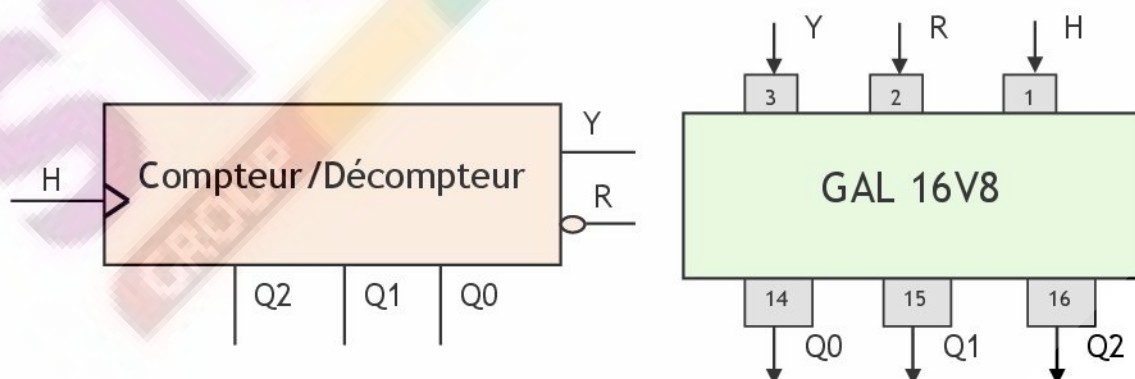
```

TEST_VECTORS ([R, H,] -> [Q1, Q0])
               [0, .X.] -> [0, 0] ;
               [1, . C.] -> [0, 1] ;
               [1, . C.] -> [1, 0] ;
               [1, . C.] -> [1, 1] ;
               [1, . C.] -> [0, 0] ;

```

END Compteur

6- Compteur modulo 5 réversible :

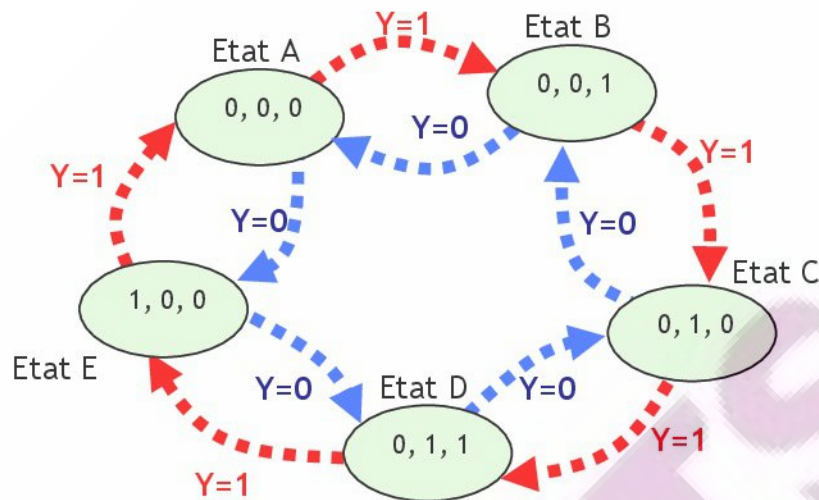


Conception d'un compteur modulo 5 réversible suivant une entrée de sélection du mode de fonctionnement $Y = \text{comptage} / \text{décomptage}$; par le GAL P16V8.

- ✓ Si $Y=1$ c'est le comptage de 000 à 100.
- ✓ Si $Y=0$ c'est le décomptage de 100 à 000.

Page	Traiter	Parking Automatique	PROGRAMMATION DES PLD	Lycée.T
8 / 9	TD n°9	Classe : 2STE	Prof : MAHBAB	Mohammedia

6.1- Description par diagramme d'état :



MODULE Compteur_reversible

TITLE 'Compteur modulo 5'

DECLARATIONS

Compteur **device** 'P16V8' ;

// PLD à programmer

H, R, Y pin 1, 2, 3 ;

// Variables d'entrée

Q0, Q1, Q2 pin 14, 15, 16 lstyle 'reg, buffer' ;

// Variables sortie

EQUATIONS

QSTATE = [Q2, Q1, Q0];
A = [0, 0, 0];

STATE_DIAGRAM QSTATE

State A: When Y = 1 Then B Else E;

TEST_VECTORS ([R, H, Y] -> [Q2, Q1, Q0])
[0, .X., .X.] -> [0, 0, 0] ;
[1, .C., 1] -> [0, 0, 1] ;

[1, .C., 0] -> [1, 0, 0] ;

END Compteur_reversible

Page	Traiter	Parking Automatique	PROGRAMMATION DES PLD	Lycée.T
9 / 9	TD n°9	Classe : 2STE	Prof : MAHBAB	Mohammedia

6.2- Description par table de vérité :

MODULE Compteur_reversible

TITLE 'Compteur modulo 5'

DECLARATIONS

```

..... // PLD à programmer
..... // Variables d'entrée
..... // Variables sortie

```

EQUATIONS

[Q2, Q1, Q0].clk = H ;

[Q2, Q1, Q0].AR = ! R;

TRUTH_TABLE ([R, Y, Q2, Q1, Q0] => [Q2, Q1, Q0])

[0, .X., .X., .X., .X.] => [0, 0, 0] ;

[1, 1, 0, 0, 0] => [0, 0, 1] ;

[1, 1, 0, 0, 1] => [0, 1, 0] ;

.....

.....

.....

[1, 0, 0, 0, 0] => [1, 0, 0] ;

[1, 0, 1, 0, 0] => [0, 1, 1] ;

.....

.....

TEST_VECTORS ([R, H, Y] -> [Q2, Q1, Q0])

[0, .X., .X.] -> [0, 0, 0] ;

[1, .C., 1] -> [0, 0, 1] ;

[1, .C., 1] -> [0, 1, 0] ;

.....

.....

.....

[1, .C., 0] -> [1, 0, 0] ;

[1, .C., 0] -> [0, 1, 1] ;

.....

.....

END Compteur_reversible.

6.3- Description par équation :

MODULE Compteur_reversible

TITLE 'Compteur modulo 5'

DECLARATIONS

Compteur **device** 'P16V8' ; // PLD à programmer

H, R, Y pin 1, 2, 3 ; // Variables d'entrée

Q0, Q1, Q2 pin 14, 15, 16 lstype 'reg, buffer' ; // Variables sortie

..... // Définition du bus Q

EQUATIONS

.....

.....

.....

.....

.....

END Compteur_reversible.